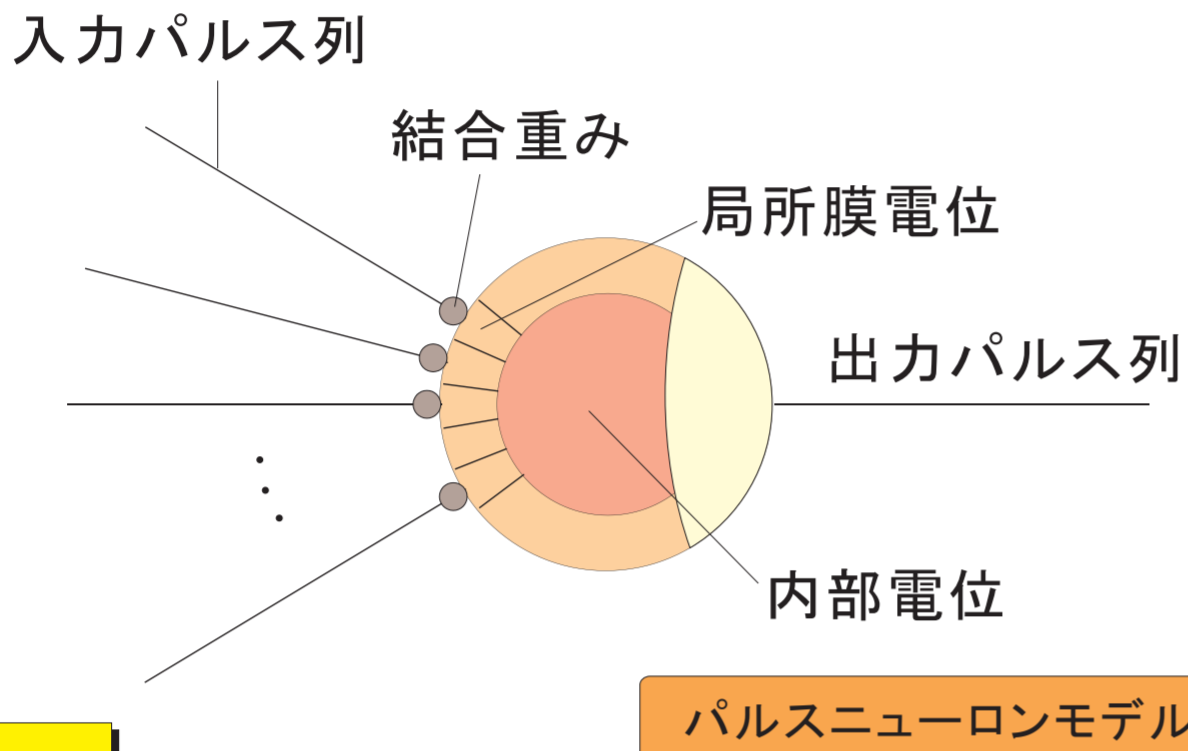


# パルスニューロンモデルのハードウェア実装

名古屋工業大学 岩田彰研究室 (ニューラルネットワークグループ)

## 目的

多数のパルスニューロン(PN)モデルをFPGA上に実装することでパルスニューラルネットワークのハードウェア実現を目指します



## パルスニューロンモデルの基本動作

- 入力パルスが入ってきたら局所膜電位を結合重み分上昇させる
- 局所膜電位は時定数的に減衰
- 局所膜電位の総和が内部電位となる
- 内部電位が閾値を超えたらパルスを出力

## 方法

パルスニューロンモデルの特徴を生かし、実装コストの高い乗算器を用いないニューロンモデルの実装方法を検討しました。

## パルスニューロンモデルに必要な基本演算

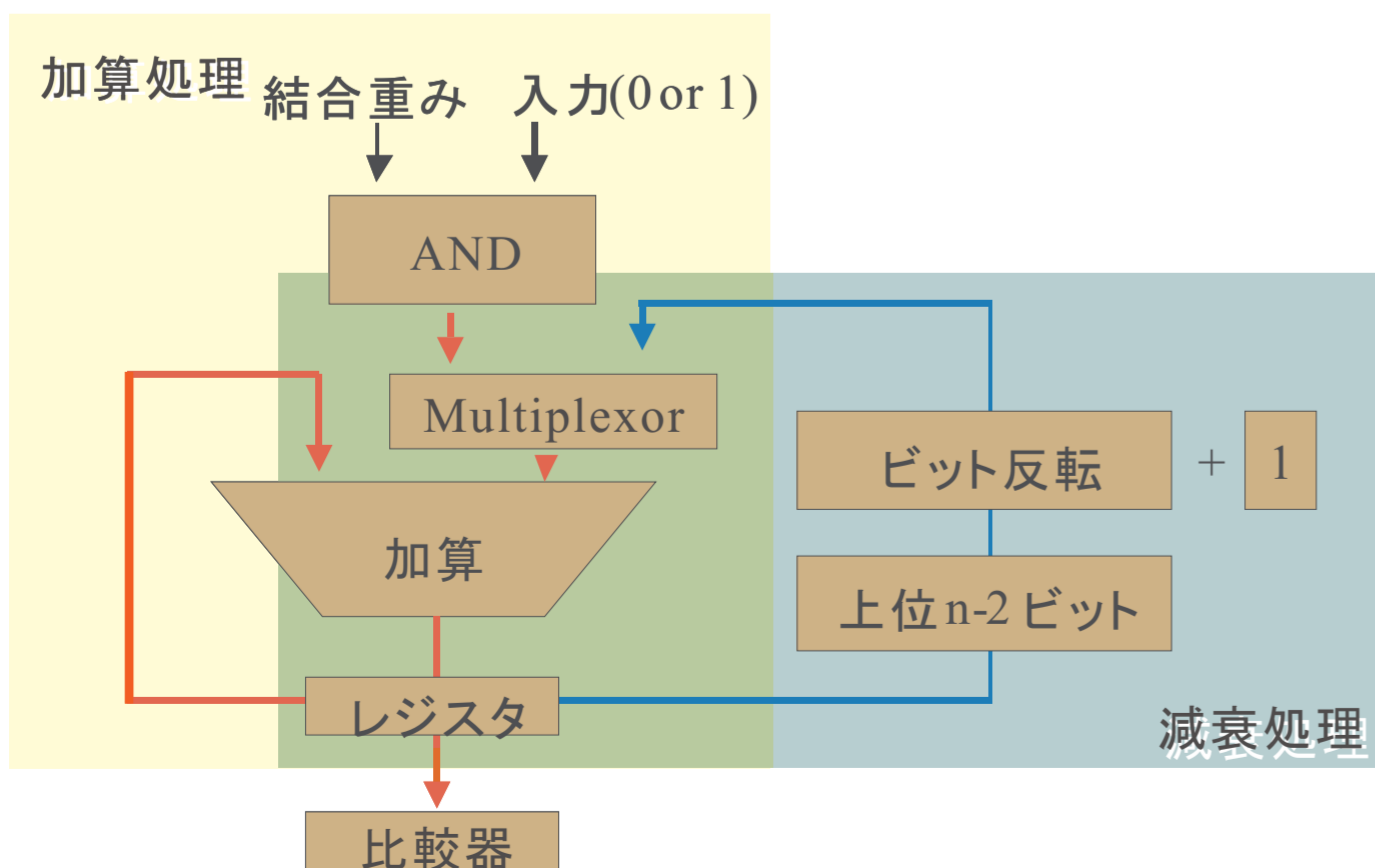
- 定数の乗算による減衰演算
- 加算による総和の計算
- 閾値判定によるパルス状出力の生成

## FPGA上への実装方法

- ビットシフトおよび減算によって実現可能
- 加算器によって実現可能
- コンパレータによって実現可能

## 結果

FPGAに適したパルスニューロンモデルの実装方法を考案し、これにより非常に回路規模の小さなニューロン素子を実現することができました。



実装したパルスニューロンモデルのアルゴリズム

- ニューロンモデルを一つの加算器のみで実現可能。
- 各ニューロン素子は独立かつ非同期に実行できるため、配線上の遅延に関する設計が柔軟に行える。
- 音源認識、音源定位などの時系列情報処理装置をコンパクトなハードウェアで実現することが可能。
- 10入力のニューロンを約60LC\*で実現 (従来法で約6300LC)

\*MAXPLUSII+FPGAEXPRESS を使用